



## 2026 年 IEEE/JSAP VLSI 技術及電路研討會將探討微電子領域的進展， 主題為：「透過 VLSI 創新推動 AI 前沿發展」

【2026 年 4 月 29 日夏威夷檀香山訊】過去 45 年來，[IEEE/JSAP VLSI 技術及電路研討會](#)為微電子產業帶來獨特的技術和電路融合，展開兩個領域之間最高程度的協同合作。2026 年研討會主題為：「*透過 VLSI 創新推動 AI 前沿發展*」。2026 年研討會將於 2026 年 6 月 14 日至 18 日在夏威夷檀香山的希爾頓夏威夷村 (Hilton Hawaiian Village) 舉行為期五天的實體現場會議，並從隔週開始開放線上隨選參加的技術專場會議與其他內容。研討會將重點介紹最新的 VLSI 技術開發、創新電路設計及其支援的應用，例如人工智慧、機器學習、IoT、穿戴式/可植入式生物醫學應用、大數據、雲端/邊緣運算、虛擬實境 (VR)/擴增實境 (AR)、機器人技術和自動駕駛。

這場研討會一直是微電子產業首屈一指的國際性會議，憑藉超越其他會議的廣度和深度，全方位涵蓋技術、電路和系統的整體趨勢。除展示技術外，研討會活動日程也將包括示範場次、夜間專題討論會、聯合焦點專場會議、短期課程和研討會 (workshop)，提供與研討會主題相關的技術內容。

### [全體會議](#)

「**打造 AI 引擎：從基礎 VLSI 技術到系統層級影響**」，主講人：**OpenAI 硬體部門負責人 Richard Ho 博士**

各種新興 AI 模型正迅速提升娛樂、生產力與科學探索等領域的智慧程度，在全球產生變革性的影響。然而，大規模訓練和推論的需求逐漸增加，對硬體系統產生龐大的壓力。要擴大 AI 的應用範圍，造福全球大眾，必須因應運算、記憶體頻寬、連線能力和資料中心基礎架構等層面的關鍵挑戰。要實現這項目標，必須在記憶體整合、低功耗互連、供電、散熱管理與先進封裝等方面進行創新，並在統一的系統架構內共同最佳化。只有透過整體、系統級設計和嚴謹的執行，才能在效能、效率和總擁有成本方面實現必要的改進，使 AI 能廣泛被採用。

「**適用於新一代 AI 系統擴展的先進封裝技術**」，主講人：**TSMC 研究發展/設計暨技術平台副總經理及台積電資深科技院士魯立忠博士 (Dr. L.C. Lu)**

先進封裝技術正成為擴展新一代 AI 系統的核心，以因應對效能、能源效率與頻寬不斷增加的需求。隨著運算密度提高，通訊頻寬成為首要考量，並受益於 2.5D 封裝技術通用小晶片互連的 (UCIe) 不斷進步。矽光子方面的創新進一步提升了 AI 資料中心的節能、高速互連效能。隨著多

層三維堆疊成為主流整合方法，散熱和供電成為關鍵限制因素。將散熱技術和垂直供電網路等解決方案最佳化，有助於透過減少熱量和提高效率應對這些挑戰。同時，3Dblox 透過持續的 IEEE 標準化工作，在實現可互通的 3DIC 設計與自動化異質整合方面發揮關鍵作用。

**「智慧加速：推動 AI 時代的記憶體創新」，主講人：Micron Technology 企業副總裁 Nirmal Ramaswamy 博士**

AI 正推動運算、資料傳輸和能源耗用的快速成長，記憶體現已成為先進系統的主要瓶頸。兆參數等級模型與推論工作負載對頻寬及速度的要求越來越高，業界必須同時推進 DRAM、NAND 與高頻寬記憶體以及封裝技術 (包括混合鍵合和三維堆疊) 的創新和發展。進展速度將取決於材料科學、建模、晶圓鍵合與量測等方面的突破。新興的非揮發性記憶體及 CXL 架構將實現更靈活、可擴展的系統。這些創新將共同定義未來十年 AI 基礎架構的發展方向，提供持續成長所需的效能及效率。

**「透過設備創新與 AI 驅動製造滿足 AI 需求：進展與挑戰」，主講人：Tokyo Electron Ltd. 企業主管、執行副總裁暨總經理 Yoshinobu Mitano 先生**

半導體產業隨製造設備的進步一起成長，而 AI 的興起正進一步擴大半導體的角色。設備不僅能提升 AI 系統的效能，AI 反過來也不斷增強設備的效能，從而改善晶圓廠的運作和技術。本簡報主要探討以下兩個方面的努力：新的設備與製程創新如何推動更高效能、更低功耗的 AI 系統，以及如何應用 AI 於設備優化與製造。本簡報會概述目前的進展、挑戰與後續展望，展示如何透過這種雙向的方式來用 AI 推進半導體與設備的發展，以滿足當今和未來的 AI 需求。

**焦點座談會**

研討會活動日程將同時涵蓋技術及電路領域的論文整合在六場聯合焦點會議中，這些論文涵蓋：1) 新型運算與量子運算；2) 設計和技術共同最佳化 (DTCO)；3) 先進的系統和技術共同最佳化 (STCO) 與 AI/ML；4) 高效能運算 (HPC) 連線能力；5) 電力管理；6) 感測器、成像器與顯示器。此外，還有兩場技術焦點座談會：1) 先進 3D 邏輯；2) 3D 記憶體 (快閃記憶體與 HBM) 技術。

**關鍵 VLSI 主題的短期課程**

將開設兩場全天的短期課程：

- **技術短期課程**「塑造未來 AI 的關鍵推動技術」將涵蓋先進邏輯技術微縮、3D 助力的尺寸微縮、異質整合、應因 AI 需求的材料/製程整合創新、超越 6F2 – 製程微縮的前沿和未來 DRAM、新興 NV 記憶體、用於 3D 整合的氧化物半導體以及用於 AI 運算的先進光學互連。
- **電路短期課程**「AI 驅動的設計加速：跨越電路、技術與良率的學習」將探討類比電路 EDA、用於記憶體開發的 AI、EDA 中的代理 AI、實務 AI 驅動的佈局規劃、用於 AI 類比 IC 設計的 AI 助理、用於診斷的機器學習、晶片設計的未來以及 VLSI 的通用轉型重組。

**聯合夜間分組討論會**

**「AI：宏大願景還是巨大幻覺？」**

**主持人：**

- Rambus Labs 資深副總裁 Gary Bronner
- 國立臺灣大學電機工程學系胡璧合教授 (Vita Pi-Ho Hu)

**與談人：**

- AMD 資深研究員 Tom Burd

- Rapidus 技術長暨資深執行董事 Kazunari Ishimaru
- Real World Insights / ML Commons 總裁暨創辦人 David Kanter
- SK hynix 記憶體系統研究資深副總裁 Hoshik Kim
- Oxmiq Labs 創辦人暨執行長 Raja Koduri

AI 產業正面臨關鍵時刻，雄心勃勃的規模化目標與實體及經濟限制產生衝突。OpenAI 呼籲對 AI 基礎架構進行兆美元規模的投資，凸顯資料中心、製造與能源生產領域亟需大規模擴張。雖然推論應用開始帶動商業化，AI 的成本和電力需求 (到 2030 年可能達到數百 GW) 引發了各界對目前策略之可行性與效率的質疑。產業必須權衡，擴大大型語言模型的運算能力究竟會實現 AI 的承諾，還是帶來「dot.AI」的泡沫風險。要實現 AI 的變革潛力，可能需要運算方法的典範轉移，而不僅是單純的擴展。

### 展示座談會

將近 15 至 20 場的桌上簡報將顯示元件特性、晶片運作成果，以及電路層級創新的潛在應用。於 2017 年推出，這場廣受歡迎的面對面展示座談會，將讓參加者有機會與技術及電路研討會的特定論文作者進行深入的交流互動。研討會與會者將選出最佳的展示。

### 研討會

研討會期間將舉行一系列正式會議前的研討會 (workshop)，以提供與研討會活動日程相關主題的額外學習機會。今年有六場研討會：

#### 研討會場次 1

- 低溫 CMOS 技術的進展：裝置、電路與應用
- 2nm 以下時代的嵌入式記憶體：SRAM 微縮的展望、替代方案與 3D 未來
- 光與邏輯的結合：高效能系統的光電共同設計

#### 研討會場次 2

- 矽基自旋量子位元的設計、系統與跨技術共同最佳化
- 用於 DRAM 的高效能 CMOS：在 AI 時代推動行動技術、圖形顯示、資料中心與 HBM
- VLSI 元件可製造性：透過虛擬化提高半導體良率

### 午餐會演講

「創新神經技術：從實驗室到臨床再回到實驗室的旅程」，主講人：CEA-Leti, Madjid HiHi 博士位於法國格勒諾布爾的 CEA-Leti Clnatec 生物醫學中心發揮轉化生態系統的力量，聯合神經科學家、工程師與臨床醫師，推進神經技術的發展。Clnatec 開發了 WIMAGINE®，這套長期臨床應用的無線大腦皮質腦電圖系統使運動障礙患者受益。世界首創的示範活動將 WIMAGINE® 結合外骨骼與脊髓刺激器，恢復患者行動能力，最終在 2024 年將技術轉移給 ONWARD Medical。未來的應用包括利用運動復健系統進行中風神經復健。微電子、高密度電極和嵌入式 AI 的融合進步正推動自主式神經義肢的發展，實現對運動意圖的即時解碼，重新定義無縫、終身的腦機整合。

研討會上的**特別活動**包括由固態電路協會舉辦的 Women in Circuits 和年輕專業人員指導活動。此外，也將舉行由固態電路協會和電子裝置協會夏威夷分會共同主辦的年輕專業人員活動 (6 月 14 日)。

與研討會共同舉辦的**會前會**活動包括：[2026 年矽奈米電子研討會](#) (6 月 13 日及 14 日)，由 IEEE 電子裝置協會舉辦；以及 [2026 年 LSI 自旋電子學研討會](#) (6 月 14 日)，由日本東北大學世界領先的自旋電子學研究中心，包括創新整合電子系統中心 (Center for Innovative Integrated Electronic Systems, CIES)、電氣通訊研究所 (Research Institute of Electrical Communication, RIEC) 和自旋電子學科學與創新中心 (Center for Science and Innovation in Spintronics, CSIS) 共同舉辦。

每場研討會將依據論文和簡報的品質，評選出**最佳學生論文獎**。得獎者將獲頒獎金、車馬費補貼，以及獲獎證書。若要報名參加此論文獎的審查流程，論文主要作者和主講人在提交時必須具有全日制學籍，且必須在網路提交表格上註明為學生論文。

關於研討會的詳細資訊請參閱：<http://www.vlsisymposium.org>。

#### **主辦單位**

IEEE/JSAP VLSI 技術及電路研討會由 IEEE 電子裝置協會 (IEEE Electron Devices Society) 與 IEEE 固態電路協會 (IEEE Solid-State Circuits Society)、日本應用物理協會 (Japan Society of Applied Physics)、電子、資訊與通訊工程師協會 (Institute of Electronics, Information and Communication Engineers) 合作舉辦。

#### **媒體聯絡人**

(北美洲與歐盟)

BtB Marketing Communications – 共同公關協理 Chris Burke

電子郵件：[chris.burke@btbmarketing.com](mailto:chris.burke@btbmarketing.com)

(日本與亞洲)

VLSI 研討會秘書處，由 JTB Communication Design, Inc. 轉交

日本東京

電子郵件：[vlsisymp@jtbc.com.co.jp](mailto:vlsisymp@jtbc.com.co.jp)