

## 重要單字與片語的翻譯

- **ACLR** - 相鄰通道洩漏比 (Adjacent Channel Leakage Ratio)。相鄰通道漏電功率至所需訊號的功率比。
- **類比數位轉換器 (Analog-to-Digital Converter, ADC)** - 將連續的物理量 (通常為電壓) 轉換為數位數字的裝置。
- **反熔絲** - 一種一次性可編程裝置。一開始為高電阻, 然後透過施加寫入電壓以形成永久性的導電路徑而變成低電阻。
- **生產線後端/BEOL、生產線中端/MOL 和生產線前端/FEOL** - 在積體電路的製造中, 電晶體和其他主動裝置會先在生產線前端 (**FEOL**) 製作, 主動區的接點和閘極會在生產線中端 (**MOL**) 製造, 而互連線或佈線則會在生產線後端 (**BEOL**) 製作。
- **二元相位開關鍵控 (BPOOK)** - 資料通訊的調變機制。載波振幅於零及一之間調變, 視基頻資料而定。此外在基頻資料為「一」時, 載波相位也會在 0 及 180° 之間變更。頻譜效率優於 OOK 及 BPSK, 而資料速率可在相同頻譜頻寬情況下加倍。與 OOK 相同, 波封偵測器可用於解調變, 適合低功率作業。
- **二元相位位移鍵控 (BPSK)** - 資料通訊的調變機制。載波相位於 0 及 180° 之間調變, 視基頻資料而定。相較於 OOK, 接收器靈敏度可利用同調檢測器提升, 因為訊號點之間的距離大, 可放寬所需的訊號雜訊比。
- **人體區域網路 (Body Area Network, BAN)** - 涵蓋範圍限於使用者身體上的一種超小型網路技術。有時亦使用同義字「BCC」。
- **人體通道傳輸 (Body Channel Communication, BCC)** - 利用人體做為媒介, 使用電磁傳輸的無線通訊技術。
- **降壓轉換器** - 為直流 - 直流電源轉換器, 可由輸入 (供應) 降低電壓 (增加電流時) 至輸出 (負載)。這屬於切換模式電源供應器 (SMPS)。
- **BLE** - 藍牙低功耗。藍牙為無線標準, 而 BLE 為低功耗 (LE) 模式的藍牙, 用於智慧型手機及物聯網等項目。
- **腦機介面 (Brain Computer Interface, BCI)** - 從人類大腦擷取資訊或意圖, 將其使用於電腦和其他資訊系統的技術。有多種大腦測量方法適用於 BCI, 包括電子和光學方式。
- **CC-CV** - 恆定電流與恆定電壓充電。一開始, CC 模式是用來在不同的電壓下充入大電流。達到特定充電量後, 充電程序在充電最後階段便切換為 CV 模式。多數鋰電池皆採用 CC-CV 模式進行充電。
- **相關雙重取樣 (Correlated Double Sampling, CDS)** - 相關雙重取樣用於取消固定模式, 並重設畫素之中的雜訊。在畫素讀取週期期間, 會取樣及減去兩個樣本。畫素仍在重設狀態時會取樣一個訊號, 另一個訊號則於電荷傳輸至讀取節點時取樣。
- **小晶片 (Chiplet)** - 是指微小的晶片。傳統上來說, 一個 CPU 晶片上會裝載多個核心, 而一個 SoC 晶片上會裝載多個功能區塊。隨著核心數量的增加, 單一晶片的尺寸也持續變大。增加的尺寸有時會造成產能損失, 因為瑕疵數量與晶片尺寸成正比。要將所有功能區塊建構到相同製程節點的單一晶片中, 不見得符合成本效益, 因為舊的製程節點或許只夠建構一部分的功能區塊。為解決這些問題, 技術必須改良, 將小晶片裝載到同一封裝內, 以建構出多核心的 CPU, 然後再將擁有不同功能的小晶片裝載到同一封裝內, 以建構出系統。
- **CMOS 影像感測器 (CIS)** - 採用上述 CMOS 製造技術 (互補式金屬氧化物半導體) 製造的影像感測器。另一方面, 傳統的影像感測器稱為 CCD (電荷耦合裝置) 則是以光電二極體和多閘極製程製成。
- **CMOS/MOS/MOSFET/FET** - 今日大多數的電晶體為場效電晶體 (FET)。大多數的 FET 採用 CMOS 製造技術製造 (互補式金屬氧化物半導體), 這種 FET 通稱為 MOSFET, 有時也稱為 MOS 電晶體。
- **化合物/III-V 族半導體** - 大多數的半導體是採用矽來製造, 但研究人員也持續不斷地尋找具有更高電子遷移率的其他半導體材料, 因為這種材料可用來製造更快速的裝置。而代價就是, 這些

材料比矽還難處理。化合物半導體是由兩種以上的元素製成 (例如 GaAs、InP、GaN 等)，這些元素通常出現於週期表的 III 族和 V 族中。

- **數位類比轉換器 (Digital-to-Analog Converter, DAC)** - 將數位資料轉換為類比訊號 (電流、電壓或電荷) 的裝置。
- **Dit** - 此名詞表示介面瑕疵或其密度。針對 MOSFET，Dit 一般是指通道和絕緣氧化物之間的瑕疵。
- **深度神經網路 (Deep Neural Network, DNN)** - 在輸入與輸出之間擁有一層以上隱藏單元的神經網路。知名模型包括卷積神經網路 (CNN) 及遞歸神經網路 (RNN)。過去曾經試圖以具有多個隱藏層的神經網路實現更高層級功能，不過在使用傳統反向傳播法的訓練之中，收斂速度緩慢且效能不彰。近年來由於針對多層神經網路提出有效的訓練演算法，再加上電腦效能大幅提升，讓各界重新探討 DNN 的效果。此外在 2012 年舉行的影像辨識競賽 (ImageNet 大規模視覺辨識挑戰 (ImageNet Large Scale Visual Recognition Challenge)) 之中，由於研究團隊使用 DNN 獲得卓越效能，讓 DNN 成為關注焦點。基於以上原因，各個領域目前正積極研究運用 DNN，其中包括影像辨識及語言辨識等等。使用 DNN 的機器學習演算法稱為深度學習。
- **DRAM** - 動態隨機存取記憶體將資訊以電荷的形式儲存在電容器上，而電容器必須定期重新充電。專用的 DRAM 晶片構成一般電腦、平板電腦與智慧型手機大量的主要記憶體。
- **雙極化 MIMO** - 雙極化多輸入多輸出 (Dual Polarized Multiple-input, Multiple-output) 是一種可提高無線通訊連結容量的方法，使用水平和垂直模式的極化作用，使多路徑傳播發揮最大效益。
- **EAM** - 電吸收調變器是一種光調變器，外加電場可透過塊狀材料中的 Franz-Keldysh 效應或多重量子井中的量子限制 Stark 效應來調節光的吸收。
- **ECoG** - 大腦皮質腦電圖 (ECoG) 是一種電生理監控方法，使用電極直接置於腦部暴露表面，記錄大腦皮質的電氣活動。
- **有效位元數 (ENOB)** - ADC 動態效能的衡量指標，包括雜訊與失真效應，以具備有限解析度的理想 ADC 效能作為標準。
- **腦電波圖 (Electroencephalogram, EEG)** - 觀察大腦活動的其中一種電子測量方法。其作法是將電極放在頭皮或人體其他部位上，對大腦的電子訊號加以放大並進行觀察。EEG 包含非侵入式和侵入式方法。
- **電遷移 (Electro Migration)** - 高密度電子流因電子和金屬原子間的動量轉移，使導線內的金屬原子移動。此現象即稱為「電遷移」。在最糟的情況下，此現象會形成空缺，造成導線中斷。
- **等效氧化物厚度 (equivalent oxide thickness, EOT)** - 用來比較高 k 介電質與 SiO<sub>2</sub> 薄膜效能的距離。具備 EOT 厚度的 SiO<sub>2</sub> 薄膜，和所使用的高 k 介電質具有相同的閘極電容。更高的 k 介電質可以減少 EOT，進而提高 MOSFET 的效能。
- **ESD** - 靜電放電。兩個物體間由於接觸所造成的突然靜電放電。如果 ESD 碰到積體電路，可能會造成裝置故障或使用壽命減損。
- **EUV** - 極紫外線 (Extreme Ultra Violet)。可視為是下一代微影製程所使用的光源。相較於 ArF (193 nm)，EUV 波長較短 (13.5 nm)，因此 EUV 可使用在有限曝光上。
- **EVM** - 誤差向量幅度 (Error Vector Magnitude) 是一種用來量化數位無線電發射器或接收器效能的衡量方式，與訊噪比等指標類似。
- **FD-SOI** - 完全空乏型絕緣層覆矽是一種製程技術選項，相較於傳統的塊狀矽電晶體，可提供速度與功耗的優勢。
- **FinFET** - 其 3D 立體形狀類似鰭片的電晶體，通常其周圍具備多重閘極，以達成理想的開/關切換控制。
- **前端/FEOL 與後端/BEOL** - 在積體電路的製造中，會先製作電晶體和其他主動裝置 (在生產線的前端或 FEOL)，而互連線或佈線則會在之後製作 (生產線後端 (BEOL))。
- **$f_i/f_{max}$**  - 截止頻率 ( $f_i$ ) 和最高振盪頻率 ( $f_{max}$ ) 為電晶體高頻效能的基準。 $f_i$  為電晶體電流增益成為一時的頻率。 $f_{max}$  為單向功率增益成為一時的頻率。在電路效能方面， $f_i$  似乎對數位邏輯電路更為重要。另一方面， $f_{max}$  對高頻類比電路來說更為重要。

- **閘極環繞式 (GAA) 電晶體** - 閘極電極環繞通道四面或線形通道所有表面上的一種 MOS 電晶體。
- **全域快門** - 在一瞬間拍攝整個場景的方法，而非掃描整個場景，就像滾動式快門。
- **Gm** - 跨導。在 MOSFET 中，Gm 定義為汲極電流除以含恆定汲極/源極電壓之閘極/源極電壓的小變化。
- **HEMT** - 高電子遷移率電晶體，也稱為異質結構場效電晶體 (HFET) 或調變摻雜場效電晶體 (MODFET)。HEMT 採用異質界面技術，此等界面由具備不同能隙的兩個半導體構成 (另請參閱化合物/III-V 族半導體)。透過選擇適合的材料，能隙不連續性會在異質介面處形成高遷移率的二維電子氣體。
- **磁滯控制** - 是 DC-DC 轉換器的控制方法，由比較器監控輸出電壓，並控制電源開關。此方法適用於 CPU 及 FPGA 等應用，滿足其中以快速反應因應負載電流變化的需求。
- **高 k 介電質/金屬閘極 (HKMG)** - 介電質為電絕緣體。「k」是相對介電係數，也是一項評估數據，用來針對電流在場效電晶體的閘極電極和通道區之間的流動，衡量材料防止此種流動，同時將這兩者進行電容耦合以控制開/關切換的效果。在未來的 CMOS 積體電路 (晶片) 中，閘極介電質將需要提供等同於二氧化矽層 (厚度僅有幾個原子) 電容耦合的電容耦合，以讓通道區的長度能夠縮減到 10 nm 以下。相較於傳統的摻雜多晶矽材料，金屬閘極材料與高 k 閘極介電質更為相容。近年來，將金屬閘極整合於 CMOS 製程流程中，以製造高效能的晶片，在這方面已經有了許多的進展。
- **HTOL** - 高溫操作壽命。用於評估在高溫實際條件下半導體裝置操作壽命的可靠度測試。此測試需要相對較長的時間，以偵測耗損故障，而非初始故障。
- **IEEE 802.11ad** - 超高速無線通訊標準，使用毫米波 (60GHz 頻帶)
- **IGZO** - 由銮、鎵、鋅和氧組成的非晶半導體的縮寫。
- **III-V** - 請參閱化合物/III-V 族半導體。
- **儀表放大器 (Instrumentation Amplifier, IA)** - 採用運算放大器和部分其他裝置構成的通用型放大器電路，可用在各種測量應用上。
- **積體電路** - 包含許多互連元件的電路 (例如電晶體、二極體、電容器、電阻器、電感器)，採用半導體基板製造。
- **互連線** - 連接電晶體和其他電路元件的金屬線或佈線。請參閱後端/BEOL。
- **中介層** - 晶片之間或插座與晶片之間的電氣介面。中介層的目的在連接具有不同 I/O 端子的晶片和插座。
- **已知良好裸晶 (KGD)** - 經過測試確認為正常良好的裸晶。有時，像是邏輯、記憶體和通訊晶片等多重晶片會裝載到同一封裝內，作為同一模組。如果模組中的其中一個晶片發生故障，整個模組都會歸類為故障，而同一模組內的其他良好晶片便會造成浪費。為改善模組產能並減少浪費的晶片數量，在將晶片整合到模組內之前先選擇 KGD 是很重要的步驟。
- **LiDAR** - 為「光線偵測和測距」(Light Detection and Ranging) 的縮寫，是一種透過發出雷射光並用感測器測量反射光的傳回時間和/或波長的差異，用來測量目標距離的方法。
- **線性穩壓器** - 根據負載電流來改變輸出電阻，以保持穩定的電壓。線性穩壓器需要高於輸出電壓的輸入電壓，相較於切換式穩壓器，通常效率較低。
- **鏈路預算 (Link budget)** - 發射端(TX) 功率與接收端(RX)靈敏度之間的差異，為無線通訊範圍的指標。
- **低 k 介電質/互連線** - 互連線是指積體電路 (晶片) 中，將元件相互連接的金屬電線。相鄰電線的近距離可能會產生電容，而限制了晶片效能。低 k 介電質可將銅線電氣絕緣，同時將其互電容減到最小；不過，這些材料通常更為脆弱，因此帶來了製造上的挑戰。
- **磁芯** - 為磁性材料，具備高磁導率，用於約束及引導磁場，應用於電感器及變壓器等裝置。
- **MCU** - 微控制器單元。微控制器通常包含處理器核心、記憶體和輸入/輸出周邊裝置，是針對嵌入式應用而設計。
- **MEMS** - 微機電系統，包含微米級的移動組件。

- **MONOS** - 採用「金屬閘極/氧化層/氮化層/氧化層/矽」多層結構的非揮發性記憶體元件。資料或電荷儲存在氮化層的電荷捕捉層內，資料是透過流經通道的電流量讀出。
- **N(P)BTI** - 負(正)偏壓溫度不穩定性。持續施加負(正)偏壓至閘極並保持高溫時，發生於 PFET (NFET) 的現象。臨界電壓的絕對值會隨偏壓施加時間而提高。
- **神經網路** - 利用電腦模擬仿效腦部功能特性的數學模型，由輸入層、隱藏層、輸出層及佈線構成，連結各個單元。每條線都有名為連結權重的參數。各層單元具有功能，可將資料乘以連結權重，然後輸入至前一層多個單元傳播的資料，並輸出結果套用至預先決定的功能(啟動功能)。監督式學習是指套用輸入輸出配對測試資料集，尋找適合的連結權重組合，以提供目標功能。監督式學習一般會使用名為反向傳播的演算法。套用監督式學習取得的連結權重組合，就可以取得功能，提供所需的輸入輸出關係。
- **N-FET/P-FET 或 NMOS/PMOS** - MOSFET 有兩種(n 通道或 p 通道)，可以互補的方式運作。
- **非揮發性記憶體(NVM)** - 一種電腦記憶體，即使在電源關閉時，也能保留所儲存的資訊。
- **開關鍵控(OOK)** - 資料通訊的調變機制。載波振幅直接於一及零之間調變，視基頻資料而定。簡易的波封偵測器可用於解調變，適合低功率收發器使用。
- **雙向臨界開關(Ovonic Threshold Switch)** - 會在確切的外加電壓(臨界電壓)下開啟的雙端子開關。其可用作 3D 交叉點記憶體陣列的選擇器開關，避免未選取的單元發生意外漏電。
- **PAM4** - 4 階脈衝振幅調變。在通訊中，以四種不同的等級來代表資料。這表示每個符號可以編碼 2 位元的資料，而非傳統的 1 位元/符號。對於同樣的符號速率與頻寬，這可將資料傳輸量倍增。
- **相變記憶體(PCM)** - 相變材料具有晶體和非晶體的狀態，用來表示非揮發性記憶體中的「0」或「1」數字。使用電流來切換材料的兩種狀態 - 電流所產生的熱使材料改變其狀態。
- **功率效率因數(Power Efficiency Factor, PEF)** - 放大器特性的一項指標，通常用於比較神經訊號放大器。可用來顯示放大器的耗電量多寡，以及與放大器效能間的比較。
- **脈衝頻率調變(PFM)控制** - 一種改變脈衝頻率的控制方法，有別於頻率不變僅變更脈寬的脈寬調變(PWM)控制。在 DC-DC 轉換器之中，這種控制方法可在輕負載狀態下，達成優於 PWM 控制的功率轉換效率。
- **QAM** - 正交振幅調變(Quadrature Amplitude Modulation) 是一種數位調變方式，可依載波訊號的振幅和相位差傳遞資訊。
- **量子位元(Quantum Bit, Qubit)** - 在量子運算中，Qubit 或量子位元為量子資訊的單位。Qubit 為雙態量子力學系統。
- **量子點(Quantum Dot, QD)** - 非常小的半導體粒子，大小僅數奈米，因為太小，使其光學和電子屬性皆與大型粒子不同。量子點展現的屬性介於大型半導體和獨立分子中間。
- **ReRAM 或 RRAM** - 電阻式隨機存取記憶體。一種非揮發性隨機存取記憶體，透過改變電極之間的材料電阻率，來儲存二進位數字。
- **Rivest-Shamir-Adleman (RSA)-4K** - 這是一種公開金鑰密碼系統，廣泛用於利用 4096 位元金鑰對傳輸的資料進行加密。
- **重點區域(Region of Interest, ROI)** - 指用於定義考量中物件邊界的區域。擷取影像時，可觀察及評估個別關注點。
- **SAR ADC** - 逐次逼近 ADC 是一種類比數位轉換器，將連續類比波形轉換為離散數位表示，在最終收斂各項轉換的數位輸出之前，於所有可能的量化層級之中進行二元搜尋。
- **SCA** - 旁路攻擊(Side-channel Attack) 是一種透過實作電腦系統取得資訊後進行的攻擊，用於取得加密金鑰或其他資訊的存取權限，進而用來弱化或允許存取加密資料。
- **人造反鐵磁(SAF)** - 結合鐵磁/順磁/鐵磁(例如 CoFe-Ru-CoFe) 形成人造的反鐵磁。
- **微縮/密度/整合** - 微縮是將電晶體和其他電路元件變得更小，以將更多的元件納入晶片。密度更高的晶片可在指定的區域中放入更多電晶體。整合是在晶片上合併電路元件，以加入更多功能，達成更低的每功能成本。
- **塞貝克效應(Seebeck effect)** - 將材料兩面的溫差轉換為材料兩面產生的電壓差的效應。

- **半導體** - 一種材料，能夠用來傳導或阻斷電流的通路，進而儲存和處理資訊。
- **SER** - 軟錯誤率。當太空中的中子或  $\alpha$  粒子撞擊到半導體晶片內的裝置時，裝置內便會產生電荷，這個產生的電荷可能造成儲存的資料反轉。此現象稱為軟錯誤，而軟錯誤率便是指半導體裝置的發生機率。
- **SFDR** - 無雜波干擾動態範圍 (Spurious Free Dynamic Range)，是類比數位轉換器及數位類比轉換器的標準指標。SFDR 以 dB 為單位，代表轉換主訊號功率和最強雜波訊號之間的比率。
- **SFQ 邏輯** - 單通量量子 (SFQ) 邏輯是在超低溫下運作，採用超導體的 100 GHz 級運算技術。其中的二進制資訊由超導體環中是否存在量化的磁通量來表示，並使用約瑟夫森界面作為開關元件。
- **SNDR** - 訊號雜訊及失真比，是類比數位轉換器及數位類比轉換器的標準衡量法。SNDR 以 dB 為單位，代表轉換主訊號功率、總雜訊及產生諧波突波之間的比率。
- **SPAD** - SPAD (單光子崩潰二極體) 屬於其中一種 APD (崩潰光電二極體)，是一種利用單一入射光子產生大量電子的崩潰現象來提高光敏性的感光器。
- **SoC** - 系統單晶片。一種積體電路，在單一晶片上整合電腦或其他電子系統的所有必要組件。
- **SOI** - 絕緣層覆矽基板，用來減少寄生電容，進而提高積體電路效能。
- **矽晶薄氧化物埋層 (Silicon-on-Thin-Box, SOTB)** - 一種邏輯電晶體製程技術，基極在薄氧化物埋層上形成。SOTB 裝置的優點有像是  $V_{th}$  變異小，以及與埋入式氧化物層的無摻雜物通道結構的低  $V_{dd}$  操作，有助於降低邏輯電路的能量。
- **SOT-MTJ** - 自旋軌道轉矩磁穿隧界面  
相較於 STT-MRAM 中所用的 STT-MTJ (STT-MTJ 有兩個端子)，SOT-MTJ 有三個端子。SOT-MTJ 的自由層自旋因通道電流而翻轉。SOT-MTJ 的切換速度比 STT-MTJ 快十倍以上。
- **應變矽與 SiGe 應力源** - 當矽的原子被拉動而使得彼此的距離較正常更分開或接近時，矽就可說是受到了「應變」。這麼做改變了電子流動穿過矽的容易程度，讓藉此製作的電晶體，能夠以更快的速度和/或更低的電壓運作。施加應力的外部**應力源**是原子間距和矽略有不同的材料。例如，針對 p 通道矽場效電晶體的通道區，施加壓縮應力的常見方法，就是在其源極和汲極區嵌入矽鍺 (SiGe)，此種材料的原子間距比矽的大。
- **SRAM** - 一種電腦記憶體 (靜態隨機存取記憶體)，使用 6 個以上的電晶體來儲存每個位元的資訊。此種記憶體能夠非常快速地寫入和讀取。
- **SS** - 次臨界值擺幅。SS 為 MOSFET  $I_d$ - $V_g$  特性中對數斜率的倒數值。SS 越小，對裝置切換越有利。其單位為 [mV/dec]，傳統 MOSFET 在室溫下的理論最小值為 60。
- **STT-MRAM** - 自旋力矩傳輸磁性隨機存取記憶體是一種新興的非揮發性記憶體，根據電子的「旋轉」狀態而非電荷來運作。STT-MRAM 可以做得非常地小。
- **時間數位轉換器 (Time-to-Digital Converter, TDC)** - 一種用來辨識事件的裝置，並以數位方式來表示事件發生的時間。
- **三元內容可定址記憶體 (TCAM)** - 內容可定址記憶體是一種專門的記憶體，能夠在整個內容中搜尋單一字詞。「三元」是指除了「0」和「1」以外，還能儲存和查詢「X」無關項的能力。
- **飛行時間 (ToF) 測距系統/方法** - 一種用於測量距離的系統/方法，其作法是測量從訊號發出到偵測到物體反射中間的時間。在影像感測器為基礎的系統中，其訊號為光脈衝。對 ToF CIS 系統來說，由於所有像素必須同步驅動至光源，因此全域快門功能必不可少。
- **電晶體** - 一種小型的電氣開關，是積體電路的建構區塊。電晶體未包含移動組件，由半導體材料製成 (通常是矽)。數十億個電晶體可以一起組裝於晶片上，並經過編程設定，以接收、處理和儲存資訊，及輸出資訊和/或控制訊號。
- **TSV** - 直通矽晶穿孔。TSV 提供矽晶粒從頂端到底部的連接通道，讓晶粒能夠 3D 垂直堆疊互連。
- **UWB** - 超寬頻無線電是一種無線通訊技術，使用最少 500MHz 的頻寬，在 3.1-10.6 GHz 頻帶間運作，通常具備極低的平均輻射功率密度。
- **WDM** - 波長分波多工 (Wavelength Division Multiplexing) 是一種高速、大容量的資訊通訊技術，可在一條光纖電纜上同時傳輸不同波長的多個光學訊號。
- **2T-MONOS** - 包含 MONOS 結構記憶體元件和特定電晶體的記憶體。(請參閱 MONOS。)

- **2.5D、3D 整合** - 這兩者皆為封裝技術，可將多個晶片整合到單一封裝內。在 3D 整合中，多個晶片以垂直方向堆疊，並用微凸塊和 矽導通孔(TSV) 以電子方式連結這些晶片。這項技術實際使用於 DRAM 堆疊和 CMOS 影像感測器/控制邏輯晶片堆疊。這項技術的挑戰在於，堆疊的晶片會因高效能晶片而升溫，而且每個晶片都應該形成 TSV。在 2.5D 整合中，則需準備由矽或樹脂以互連結構製成的中介層，晶片以水平方向裝載在中介層上。透過使用這項技術，可以減少升溫問題，而且也不需要每個晶片上形成 TSV。
- **3D 單晶片整合** - 製造 3D 堆疊元件的一種方法。與晶片與晶片或晶圓與晶圓的接合不同，堆疊裝置是以循序製程整合方式製造。例如，3D 堆疊電晶體可用下列方式製造。製造第一層的電晶體、層間介電質和接點之後，在第一層電晶體上方形成一個通道層。接著再製造第二層的電晶體、層間介電質和接點。與晶片與晶片或晶圓與晶圓的接合結構相比，可更加提升層間接點的密度。另一方面，單晶片整合結構的技術挑戰，來自於第一層電晶體須承受第二層電晶體形成時的熱處理過程。